DE1-SoC FAQ

Q1

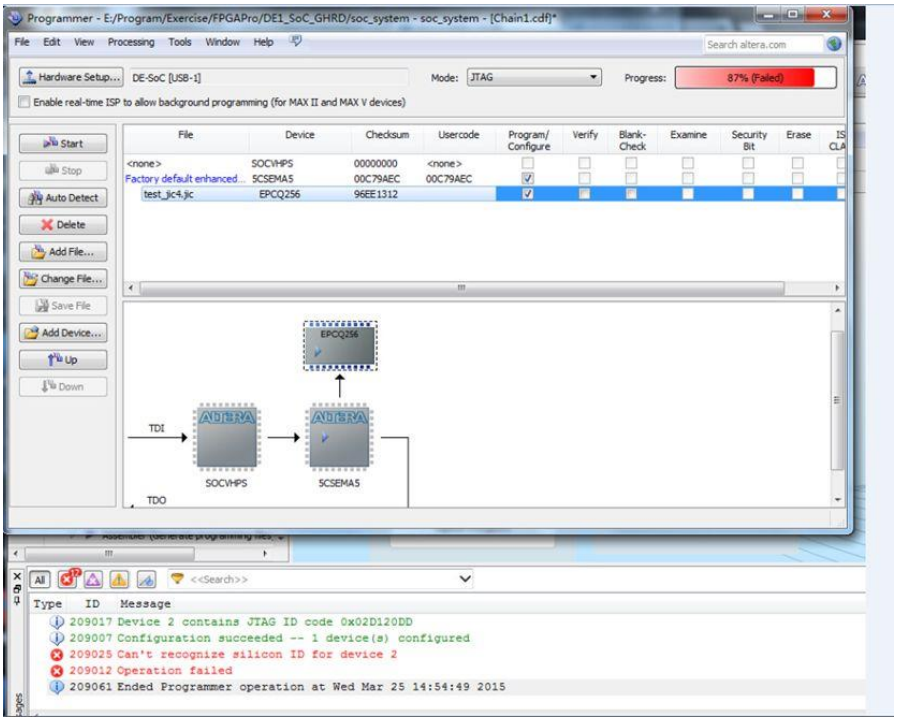
DE1-SoC GPIO 能否设定为 2.5V 呢？是否支持 LVDS 信号传输呢?

A1: DE1-SoC GPIO 所对应的 FPGA I/O bank 的 VCCIO 电压是固定的 3.3V，因此只能做 3.3V 信号传输使用。如果要接 2.5V 外设，可以尝试自行设计电平转换电路。

另外，DE1-SoC GPIO 并没有做 LVDS 走线，所以也无法支持 LVDS 信号传输。

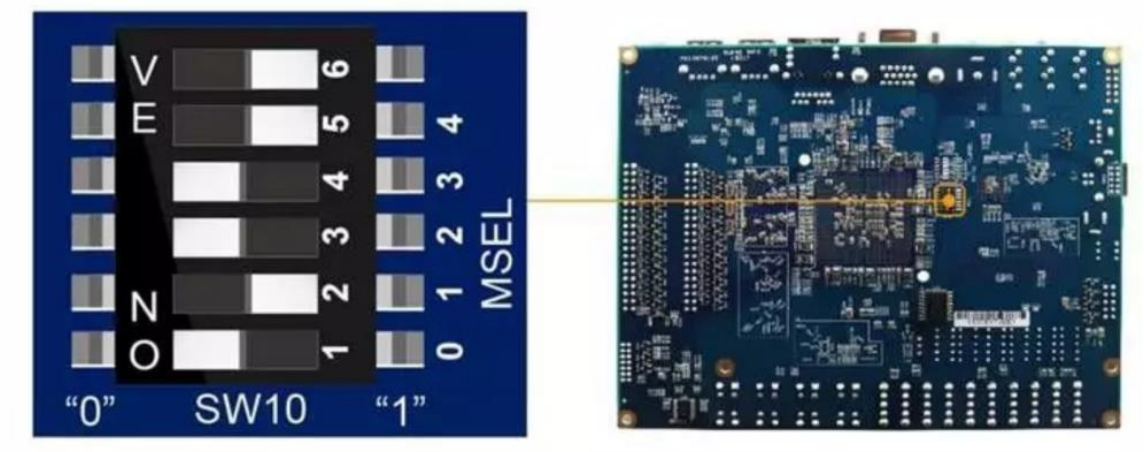
Q2

在固化 DE1-SOC 的 EPCQ256 时，已成功生成 jic 文件，但下载时却提示 "209025 Can't recognize silicon ID device 2"，这是哪一步操作错了吗?



Copyright © Terasic Inc.

A2: 这是您的 DE1-SOC 开发板的 MSEL 设置错误导致的。请将 MSEL 正确设置到"10010"，具体如下图:



Q3

使用 DE1_SOC 开发板做一个 nios II 的工程时，参考光盘的 DE1_SoC_SDRAM_Nios_Test 的例程进行操作，但是 SDRAM 运行不是很稳定。请问是否有 DE1-SOC SDRAM 相关的时序约束方面的参考?

A3: 您可以参考友晶 14 年 DE1-SOC 中文培训资料工程 de1_soc_traning\de1_soc_traning\lab \Advanced_Demo\demo1_axi 里的时序。该工程下载地址:
http://www.myfpga.org/discuz/forum.php?mod=viewthread&tid=196841

Q4

在執行 Linux 桌面系統後，如何正確關閉 Linux 系統和開發板呢?

A4: DE1-SOC 没有硬件提供 power down 机制，所以您只需在 Linux 关机进入黑屏界面后断电就行。

Q5

在 SignalTap 里面拉 DE1-SOC 开发板的 Uart 口信号时，发现查看不到串口信号，但 Uart 口确实可以收发数据，这是为什么呢?

A5: 这是因为 SignalTap 是应用在 FPGA 端的工具，HPS 是硬核，而串口是 HPS 端的硬件，所以 SignalTap 里面添加不了 Uart 信号。

Copyright © Terasic Inc.

Q6

在下载自己设计工程的 jic 文件到 DE1-SoC 开发板后，打算再次下载时，点击 Programmer 窗口的 Auto Detect 菜单，会提示: "Unable to scan device chain. Hardware is not connected"，这是为什么呢?

A6: 可能是您设计里面的 pin assignment 存在不合理。
遇到这种情况，您可以通过用友晶官网的文件（比如 default 案例的 jic 文件）覆盖您原先固化的自己的 jic 文件来解决。

具体操作如下：

1. 请将 MSEL 改为 00000 模式;
2. 下载 default 案例（DE1_SoC_Default）里面的 sof 文件。如果下载成功，请接着将 MSEL 设置成 10010 模式后，下载 default 案例中的 jic 文件到板卡上：
3. 如果您需要继续下载自己工程的 jic 文件，建议您先修改设计。关于引脚分配部分，您可以参考友晶官网上 System CD 里面的案例。

Q7

DE1-SoC 开发板的 Control Panel 工具与其他 FPGA 开发板的 Control Panel 工具有哪些不同呢?

A7:

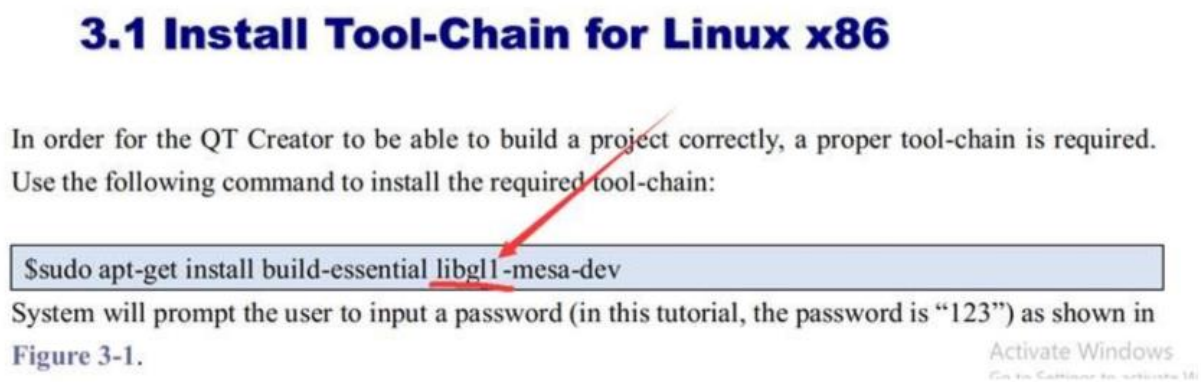
1. DE1-SoC 的 Control Panel 程序是基于 QT 库设计的，不带 SoC 的普通 FPGA 开发板的 Control Panel 是用 Borland C++ Builder 设计的;
2. DE1-SoC 的 Control Panel 通过 AXI 总线来操纵 FPGA 端资源，在开发板 linux 上运行; 不带 SoC 的普通 FPGA 开发板的 Control Panel 程序是通过 USB Blaster 线缆连接到 PC 机后在 Windows 上运行的。

Q8

参考 DE1-SoC_Control_Panel.pdf 文档安装 x86 GCC tool-chain，输入"sudo apt-get install build-essential libgll-mesa-dev" 时提示: "Command line option 'e' [from -mesa] is not understood in combination with the other options"，这是什么原因呢?

Copyright © Terasic Inc.

A8: 这是您的命令输入错误导致的，应该是"libgl1"，而不是"libgll"。如下图。



Q9

DE1-SoC 和 D5M 摄像头，该怎样搭配使用呢？有没有参考例程呢？

A9: 如果您没有 Quartus license，建议您参考如下例程来实现 FPGA 视频数据处理。通过该例程测试时的搭建硬件可以参考 D5M SystemCD 中的 user manual 里的 DE1 开发板硬件搭建小节。
（例程链接 : http://download.terasic.com/downloads/cd-rom/de1-soc/FAQ/DE1_SoC_D5M_GPIO1.zip ）

如果您对画质的要求稍微高一些，且有 Quartus license（或者 VIP IP license），您还可以参考如下例程。
（例程链接 : http://download.terasic.com/downloads/cd-rom/de1-soc/FAQ/DE1_SoC_D5M_VIP.rar ）

Q10

DE1-SoC 的 Uart 接口可以用 FPGA 去控制收发信号吗？

A10: DE1-SoC 的 Uart 口是 HPS 端的硬件，一般不建议您用 FPGA 端去控制，因为该实现过程比较复杂。如果您需要 FPGA 端有串口的话，可以直接用 FPGA 端的 GPIO 模拟一个 Uart，这样实现起来会相对更简单一些。

Copyright © Terasic Inc.